

a / Priority Doc.
E. Ellis
9-1-00

Atty. Dkt. No. 025311/0105

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Ichiro OKABE et al.

Title: METHOD OF FORMING A FINE PATTERN, AND METHOD
OF MANUFACTURING A SEMICONDUCTOR DEVICE, AND
A SEMICONDUCTOR DEVICE HAVING A FINE PATTERN

Appl. No.: Unassigned

Filing Date: 6/20/2000

Examiner: Unassigned

Art Unit: Unassigned



CLAIM FOR CONVENTION PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

- Japan Patent Application No. 11-174761 filed 6/21/1999.

Respectfully submitted,

Date June 20, 2000

FOLEY & LARDNER
Washington Harbour
3000 K Street, N.W., Suite 500
Washington, D.C. 20007-5109
Telephone: (202) 672-5485
Facsimile: (202) 672-5399

By

A handwritten signature in black ink, appearing to read "William T. Ellis", written over a horizontal line.

William T. Ellis
Attorney for Applicant
Registration No. 26,874

G315H-US
Ichiro OKABE & d
25311/105

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

10856 U.S. PTO
09/597161
06/20/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 6月21日

出 願 番 号

Application Number:

平成11年特許願第174761号

出 願 人

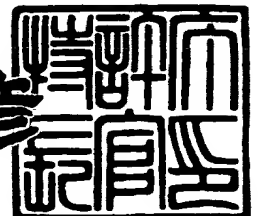
Applicant (s):

株式会社半導体先端テクノロジーズ
日本エー・エス・エム株式会社

2000年 4月28日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3031695

【書類名】 特許願

【整理番号】 99PF006A

【提出日】 平成11年 6月21日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社半
導体先端テクノロジーズ内

【氏名】 岡部 一郎

【発明者】

【住所又は居所】 東京都多摩市永山 6 丁目 2 3 番 1 日本エー・エス・エ
ム株式会社内

【氏名】 荒井 宏貴

【特許出願人】

【識別番号】 597114926

【氏名又は名称】 株式会社半導体先端テクノロジーズ

【特許出願人】

【識別番号】 000227973

【氏名又は名称】 日本エー・エス・エム株式会社

【代理人】

【識別番号】 100082175

【弁理士】

【氏名又は名称】 高田 守

【電話番号】 03-5379-3088

【選任した代理人】

【識別番号】 100106150

【弁理士】

【氏名又は名称】 高橋 英樹

【電話番号】 03-5379-3088

【選任した代理人】

【識別番号】 100108372

【弁理士】

【氏名又は名称】 谷田 拓男

【電話番号】 03-5379-3088

【手数料の表示】

【予納台帳番号】 049397

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9903446

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 微細パターンの形成方法、半導体装置および半導体装置の製造方法

【特許請求の範囲】

【請求項 1】 下地基板上に、直接またはその他の層を介して、酸化シリコン系の膜を製膜する工程と、前記の膜の上に化学増幅型フォトレジストを形成する工程と、前記化学増幅型フォトレジストにマスクを介して露光を行い、マスクパターンを転写する工程を有する微細パターンの形成方法であって、前記酸化シリコン系の膜を製膜する工程において膜表面中に含まれる窒素の含有率を0.1atm%以下にすることを特徴とする微細パターンの形成方法。

【請求項 2】 前記酸化シリコン系の膜を堆積する工程を、プラズマCVD法により400℃以上の温度で行うことを特徴とする請求項 1 に記載の微細パターンの形成方法。

【請求項 3】 前記酸化シリコン系の膜を堆積する工程の後に、前記化学増幅型フォトレジストを形成する工程に先立ち、堆積された酸化シリコン系の膜の表面を酸化性ガスのプラズマ雰囲気中に晒すことを特徴とする請求項 1 または 2 に記載の微細パターンの形成方法。

【請求項 4】 下地基板上に、直接またはその他の層を介して微細パターンとして形成され、膜の上側界面における窒素の含有率が0.1atm%以下である酸化シリコン系の膜を含むことを特徴とする半導体装置。

【請求項 5】 下地基板上に、直接またはその他の層を介して、表面における窒素の含有率が0.1atm%以下の酸化シリコン系の膜を製膜する工程と、前記の膜の上に化学増幅型フォトレジストを形成する工程と、前記化学増幅型フォトレジストにマスクを通して露光を行い、マスクパターンを転写してレジストパターンを形成する工程と、前記レジストパターンを介して下地層をエッチングして微細パターンを形成する工程とを有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、酸化シリコン系膜の新規な形成および処理方法を用いた微細パターン形成方法に関する。本発明は、例えば、半導体装置等を製造する際の微細パターンを形成する方法として利用することができる。

【0002】

【従来の技術】

L S I等の回路パターン形成では、縮小投影露光法が広く用いられている。近年、露光法において、露光光の短波長化による解像度の向上が進みつつある。従来から広く用いられてきたK r Fエキシマレーザ（波長248nm）に代わってA r Fエキシマレーザ（波長193nm）を用いることによって0.1 μ mレベルの加工が可能になると考えられている。また、さらに微細なパターンを形成するために、X線および電子線リソグラフィの検討も進められている。

【0003】

短波長光やX線および電子線による露光では、レジストの光吸収によるパターン形状劣化や感度が問題となるため、光吸収が少なくかつ高感度な化学増幅型レジストが開発され、実用化に向けて様々な検討がなされてきた。その中で、化学増幅型レジストの量産レベルでの実用化を阻む問題点が明らかになってきた。

【0004】

化学増幅型レジストにおける代表的な問題の一つに、種々の下地膜上におけるパターン断面異常が挙げられる。特に下地膜が窒化シリコン、窒化チタンなどの窒素原子を含有する膜であった場合に、ポジ型のレジストが示す裾引き形状は深刻な問題である。窒化シリコン膜はエッチングマスクあるいは無機反射防止膜として幅広く用いられる。そのため、窒化膜系材料上におけるパターンニングは必須であり、前記のようなパターン形状異常を解決する必要がある。

【0005】

【発明が解決しようとする課題】

このようなパターン形状異常の原因として窒化膜表面の残留アンモニアや環境による汚染アンモニアによる酸のトラップ、あるいは膜中の窒素原子の非共有電子対による酸のトラップなどが考えられてきた。また、解決法としては、窒化シリコン膜表面を酸素プラズマ等によって酸化膜化する方法（特開平8-83786、特開

平9-134867) および窒化シリコン膜上に酸化シリコン膜を堆積する方法(特開平10-189441) が提案されている。しかし、本願発明者らが行った実験では、レジスト直下の基板に対して上記に示すような処理を行ってもレジストパターンの形状が悪化する場合があることがわかった。

【0006】

このようなレジストパターン形状異常を解決するために、本願発明者らはまず、その原因について検討を重ねた。その結果、高解像度の化学増幅型レジストを採用する場合には、酸化シリコン膜表面に微量の窒素が存在するだけでもレジスト形状の悪化を引き起こすことがわかった。これは基板表面に存在する窒素が持つ非共有電子対に酸がトラップされていることに起因するものと考えられる。

【0007】

酸化膜中に窒素成分を含まないようにするためにはCVD工程において原材料ガスから窒素を含む成分を除去することが考えられる。例えばプラズマCVDを用いて原材料ガスにシランと酸素を用いればよい。しかし、シランと酸素を用いた場合、プラズマが存在しない条件であっても常温で用意に反応が進行してしまい、チャンバー内およびプロセスガス導入配管等に SiO_2 の微粉末を生じてしまう。発生した微粉末はウェーハ上にパーティクルを発生させるため望ましくない。

したがって、プラズマ等のエネルギーアシストが存在して初めて反応を引き起こす N_2O 及び NO 等を酸化ガスとして使用することにより、パーティクル等を伴うことなくプラズマ生成領域でのみシリコン酸化膜を得ることが望ましい。

【0008】

本発明は、上述したような従来の課題を解決するためになされたもので、リソグラフィ工程において高精度な微細パターンを形成する方法を得ることを目的とする。

また、酸化シリコン系膜の高精度な微細パターンを形成する方法を得ることを目的とする。

また、化学増幅型レジストパターンを形成する際のレジスト-基板界面におけるレジストパターンの裾引きを抑制することができる微細パターンの形成方法を得ることを目的とする。

また、酸化シリコン系の膜を形成する工程において、酸化膜表面に存在する窒素を減少させることができる方法を得ることを目的とする。

【0009】

【課題を解決する為の手段】

上記目的を達成するために、本発明にかかる微細パターン形成方法は、下地基板上に、直接またはその他の層を介して、酸化シリコン系の膜を製膜する工程と、前記の膜の上にフォトレジストを形成する工程と、前記フォトレジストに露光を行い、マスクパターンを転写する工程を有する微細パターンの形成方法であって、酸化シリコン系膜の製膜工程において酸化シリコン系の膜表面に含まれる窒素の含有率を0.1atm%以下にすることを特徴とする。

【0010】

また、前記酸化シリコン系の膜を堆積する工程においてはプラズマCVDを用い、かつ、製膜工程で前記基板が配置される部分の温度を400℃以上に設定することが望ましい。本条件を満たせば前記酸化シリコン系の膜はパターンニング後のフォトレジスト形状の悪化を十分防止することができる。

【0011】

また、前記酸化シリコン系の膜を堆積する工程の後に酸化シリコン表面を酸素プラズマまたは N_2O プラズマに晒すことが望ましい。この工程を追加することにより酸化シリコン系膜の表面における窒素の含有量を低減させることができる。

【0012】

本発明によれば膜表面の窒素濃度が小さい酸化シリコン系の膜を形成することができ、化学増幅型レジストパターン形成時のレジストー基板界面におけるパターン形状の悪化を抑制することができる。

【0013】

また、本発明にかかる半導体装置は、下地基板上に、直接またはその他の層を介して微細パターンとして形成され、上部界面における窒素の含有率が0.1atm%以下である酸化シリコン系の膜を含むことを特徴とする。

【0014】

また、本発明にかかる半導体装置の製造方法は、下地基板上に、直接またはそ

の他の層を介して、窒素の含有率が0.1atm%以下の酸化シリコン系の膜を製膜する工程と、前記の膜の上に化学増幅型フォトレジストを形成する工程と、前記化学増幅型フォトレジストにマスクを通して露光を行い、マスクパターンを転写してレジストパターンを形成する工程と、前記レジストパターンを介して下地層をエッチングして微細パターンを形成する工程とを有することを特徴とする。

【0015】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

実施の形態1.

(実施例1～3、比較例1～4)

以下、図1～図3および表1を用いて、本発明の実施の形態1における実施例1～3について、比較例1～4と比較して説明する。

図1は、本実施の形態の実施例1～3および比較例1～4における微細パターン形成方法の工程を説明するための図である。また、表1は、実施例1～3および比較例1～4における微細パターン形成方法の条件と結果を示すものである。

【0016】

図1において、符号1および1'はそれぞれフォトレジストおよびフォトレジストパターンを、符号2は酸化シリコン膜を、符号3はシリコン窒化酸化膜(SiON膜)を、符号4はシリコン基板を、符号5および符号6はフォトレジスト1の露光に用いられるマスクおよび露光光を示す。

【0017】

本実施の形態の実施例1～3および比較例1～4の微細パターン形成方法では、図1(a)に示すように、基板4上にプラズマCVD法によりSiON膜3が25nm堆積され、つづいて酸化シリコン膜2が10nm形成された。

実施例1～3および比較例1～4における酸化シリコン膜の製膜条件を表1に示す。

なお、本実施例において使用したプラズマCVD装置は日本ASM社製の平行平板型プラズマCVD装置(Eagle-10)を用い、RF周波数を13.56MHz、RF電力を350W、チャンパー内圧力を380Paに設定した。また、本実施例で使用した熱CVD装置は東京エ

レクトロン社製のプロトタイプ装置である。

【0018】

酸化シリコン堆積後にフォトレジスト1が回転塗布法により形成されるが、レジストの塗布工程について詳細に説明すると、まず酸化シリコン膜2を形成した基板を、ヘキサメチルジシラザン(HMDS)雰囲気中に90℃の加熱状態で60秒間暴露する。その後、クラリアント社製ポリアクリル系ポジ型ArFレジスト(AX-1000)を480nmの厚さでスピン塗布し、ホットプレート上にて115℃で90秒間加熱する。

【0019】

次に、ISI社製プロトタイプArFエキシマレーザーステッパーにより、図1(b)に示すようにマスク5を通して露光光6を照射しパターン露光が実行される。露光装置のNAは0.6、 σ は0.7であった。

その後、ホットプレート上にて110℃で60秒間加熱し、テトラメチルアンモニウムヒドロキシド水溶液等の有機アルカリ系水溶液を現像液としてパドル法で現像処理が実行されることにより、図1(c)に示すように、150nm幅のレジストパターン(ラインパターン)1'が形成される。

【0020】

このようにして得られたレジストパターン1'を走査型電子線顕微鏡(日立製作所製S-5000)で観察した結果、実施例1~3と比較例1~4の間でレジストパターンの形状に明瞭な相違が見られた。

図3は、実施例1~8および比較例1~7におけるパターニングされた150nm幅のレジストパターンの断面形状の差異を示す図で、(a)図は実施例1~8の場合、(b)図は比較例1~7の場合を示す。実施例1~3ではレジスト-基板界面付近においてレジストパターンは垂直に切れており、正確に転写がなされていることがわかる。一方、比較例1~4ではレジストパターンが裾引き状の形状を示す。このような裾引き形状はパターンの寸法精度を低下させるため望ましくない。

【0021】

次に、本願発明者らは図2で示されるように裾引き量を定義することにより裾引きの度合いを定量化した。図2に示すように、 w_b はレジスト-基板界面におけ

るレジスト線幅、 W_m は基板界面から $H/4$ 上方におけるレジスト線幅である。ここで H はレジストの高さである。本実施例の場合、 W_m は基板界面から120nm上方でのレジスト線幅である。本願発明者らの実験より裾引き量が20nm以下であればパターンの寸法精度が低下しないことがわかっている。

【0022】

表1に裾引き量の測定結果を示す。本表より明らかなように、酸化シリコン膜表面の窒素原子の濃度が0.1atm%以下であればレジストパターンの裾引きが十分小さくなることがわかる。尚、本実施例において酸化シリコン膜中および表面の窒素原子の濃度は2次イオン質量分析法（SIMS）により測定した。

【0023】

【表1】

	堆積方法	原材料ガス	反応温度(℃)	酸化シリコン膜表面の窒素含有量(atm%)	裾引き量(nm)
実施例1	熱CVD法	SiH_4, N_2O	800	0.08	12
実施例2	プラズマCVD法	SiH_4, N_2O	500	0.02	9
実施例3	熱CVD法	TEOS	750	0.00	14
比較例1	熱CVD法	SiH_2Cl_2, N_2O	740	0.30	26
比較例2	プラズマCVD法	SiH_4, N_2O	250	1.00	60
比較例3	プラズマCVD法	SiH_4, N_2O	300	0.30	54
比較例4	プラズマCVD法	SiH_4, N_2O	350	0.14	38

【0024】

本実施例ではパターン露光にArFエキシマレーザ縮小露光を用いたが、他の方法を用いても良い。例えば、電子線露光、KrFエキシマレーザ密着露光あるいは縮小投影露光、F₂エキシマレーザ密着露光あるいは縮小投影露光、紫外線を光源とするステップアンドスキャン反射型縮小投影露光または軟X線等を用いることができる。また、NAおよび σ もこれに限るものではない。また、露光するパターンはラインパターンのみに限らず、ホールパターン、ドットパターン等でもよい。

【0025】

また、上記実施例および比較例においては、レジスト膜塗布直前にウェーハをHMDS雰囲気暴露し、密着層を形成している。レジスト膜と下地との密着が十分

な場合には、この密着層形成は省略してもよい。

【0026】

また、上記実施例においては酸化シリコン膜の直下に酸化窒化シリコン膜が堆積されているが窒化シリコン膜でもよい。また、この層は必ずしも必要ではない。

また、本実施例においては原材料ガスとしてシランが用いられているが、例えば Si_2H_6 、 $\text{SiH}_3(\text{CH}_3)$ 、 $\text{SiH}_2(\text{CH}_3)_2$ 、 SiCl_2H_2 、 SiCl_4 などのシラン系のガスであれば何でもよい。

また、本実施例および比較例においては、もう1つの原材料ガスとし N_2O を用いているが、 NO 、 CO 等の酸化性ガスであれば何でもよい。

また、上記実施例および比較例においてはプラズマCVD装置として平行平板型を用いたが、ECRプラズマCVD装置またはバイアスECRプラズマCVD装置を用いてもよい。

その他、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0027】

なお、半導体装置などの製造工程としては、図3(c)に示すような微細レジストパターン1'が形成された後、このレジストパターン1'を介して下地の酸化シリコン膜2、あるいは酸化シリコン膜2と SiON 膜3とをエッチングして絶縁膜の微細パターンを形成することができる。また、下地が導電膜の場合は、導電膜の微細パターンを形成することができる。また、その他、一連の製造工程を経て半導体装置が製造されるが、説明は省略する。

なお、この実施の形態によれば、 $0.1\mu\text{m}$ レベルのパターンを有する半導体装置を製造することができ、一般的には $0.18\mu\text{m}$ 以下のパターンの形成に好適に適用できる。

【0028】

以上説明したように、この実施の形態によれば、表面での窒素の含有率が $0.1\text{atm}\%$ 以下の酸化シリコン系の膜を形成し、この上に化学増幅型フォトリソを形成してレジストパターンを形成する。

これにより、化学増幅型レジストのパターン形成時におけるレジストー基板界面におけるパターン形状の悪化を防止し、微細で高精度なレジストパターンを形成することができる。また、これにより微細で高精度な絶縁膜あるいは導電膜のパターンを形成することができる。さらに、そのような微細パターンを有する半導体装置などを製造することができる。

【0029】

実施の形態 2.

(実施例 4～8、比較例 5～7)

以下、図 4 および表 2 を参照して、本発明の実施の形態 2 における実施例 4～8 について、比較例 5～7 と比較して説明する。

図 4 は、実施例 4～8 および比較例 5～7 における微細パターンの形成方法の工程を説明するための図である。また、表 2 は、実施例 4～8 および比較例 5～7 における微細パターン形成方法の条件と結果を示すものである。

【0030】

図 4 において、符号 1～6 および 1' は、実施の形態 1 の図 1 で説明したものと同様のものであるから、説明を省略する。また、符号 7 は BPSG 膜を示す。

【0031】

本実施の形態の実施例 4～8 および比較例 5～7 の微細パターン形成方法では、図 4 (a) に示すように、基板 4 上にプラズマ CVD 法により SiON 膜 3 が 25nm 堆積され、つづいて常圧 CVD 法により BPSG 膜 7 を 700nm 形成した。つづいて、プラズマ CVD 法により酸化シリコン膜 2 を 10nm 堆積した。なお、本実施例において使用したプラズマ CVD 装置は日本 ASM 社製のプロトタイプ機 (平行平板型) である。

実施例 4～8 および比較例 5～7 においては、酸化シリコン膜の製膜条件を表 2 に示すように変化させている。

【0032】

酸化シリコン堆積後にはフォトリソレジスト 1 が塗布される。レジストの塗布工程について詳細に説明すると、まず酸化シリコン膜 2 を形成した基板を、ヘキサメチルジシラザン (HMDS) 雰囲気 90℃ の加熱状態で 60 秒間暴露する。その後、住友

化学工業（株）製ポリアクリル系ポジ型ArFレジスト（PAR-101）を480nmの厚さでスピン塗布し、ホットプレート上にて120℃で60秒間加熱する。

【0033】

次にISI社製プロトタイプArFエキシマレーザーステッパーにより、図4（b）に示されるように、マスク5を通して露光光6を照射しパターン露光が実行される。露光装置のNAは0.6、 σ は0.7であった。

その後、ホットプレート上にて120℃で60秒間加熱し、テトラメチルアンモニウムヒドロキシド水溶液等の有機アルカリ系水溶液を現像液としてパドル法で現像処理が実行されることにより、図4（c）に示すように、150nm幅のレジストパターン（ラインパターン）1' が形成される。

【0034】

このようにして得られたレジストパターン1' を走査型電子線顕微鏡（日立製作所製 S-5000）で観察した結果、実施例4～8と比較例5～7の間でレジストパターンの形状に明瞭な相違が見られた。

図3は、前述したように、実施例1～8および比較例1～7におけるパターンニングされた150nm幅のレジストパターンの断面形状の差異を示す図である。

実施例4～8ではレジスト-基板界面付近においてレジストパターンは垂直に切れており、正確に転写がなされていることがわかる。一方、比較例5～7ではレジストパターンが裾引き状の形状を示す。このような裾引き形状はパターンの寸法精度を低下させるため望ましくない。

【0035】

次に、各実施例および比較例におけるレジストパターンの裾引き量を図2の定義を用いて定量化した。結果を表2に示す。この結果よりプラズマCVD工程の反応温度を400℃以上に設定することにより酸化シリコン膜表面の窒素含有量を0.1atm%以下に抑制し、かつ、レジストの裾引きを20nm以下に抑制できることがわかった。

【0036】

本実施例ではパターン露光にArFエキシマレーザ縮小露光を用いたが、他の方法を用いても良い。例えば、電子線露光、KrFエキシマレーザ密着露光ある

いは縮小投影露光、 F_2 エキシマレーザ密着露光あるいは縮小投影露光、遠紫外線を光源とするステップアンドスキャン反射型縮小投影露光または軟X線等を用いることができる。また、NAおよび σ もこれに限るものではない。また、露光するパターンはラインパターンのみに限らず、ホールパターン、ドットパターン等でもよい。

【0037】

また、上記実施例においては、レジスト膜塗布直前にウェーハをHMDS雰囲気暴露し、密着層を形成している。レジスト膜と下地との密着が十分な場合には、この密着層形成は省略してもよい。

【0038】

また、上記実施例においては酸化シリコン膜2の下層にBPSG膜7および酸化窒化シリコン膜3が堆積されているが、これらの層は他の材料に置き換えることも可能である。たとえばBPSG膜はTEOS膜に置き換えてもよいし、SiON膜は窒化シリコン系の膜に変更してもよい。また、これらの層は必ずしも必要ではない。

【0039】

また、本実施例においては酸化シリコン膜の形成に平行平板型プラズマCVD装置を用いたが、ECRプラズマCVD装置またはバイアスECRプラズマCVD装置を用いてもよい。

また、本実施例においては原材料ガスとしてシランを用いたが、例えば Si_2H_6 、 $SiH_3(CH_3)$ 、 $SiH_2(CH_3)_2$ 、 $SiCl_2H_2$ 、 $SiCl_4$ などのシラン系のガスであれば何でもよい。

また、本実施例および比較例においては、もう1つの原材料ガスとし N_2O を用いているが、 NO 、 CO 等の酸化性ガスであれば何でもよい。

その他、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0040】

【表 2】

	堆積方法	原材料ガス	反応温度 (℃)	酸化シリコン膜表面の窒素含有量 (atm%)	裾引き量(nm)
実施例 4	プラズマ CVD 法	SiH ₄ , N ₂ O	400	0.1	18
実施例 5	プラズマ CVD 法	SiH ₄ , N ₂ O	450	0.08	9
実施例 6	プラズマ CVD 法	SiH ₄ , N ₂ O	500	0.02	17
実施例 7	プラズマ CVD 法	SiH ₄ , N ₂ O	600	0.03	12
実施例 8	プラズマ CVD 法	SiH ₄ , N ₂ O	700	0.01	10
比較例 5	プラズマ CVD 法	SiH ₄ , N ₂ O	200	0.40	50
比較例 6	プラズマ CVD 法	SiH ₄ , N ₂ O	300	0.32	34
比較例 7	プラズマ CVD 法	SiH ₄ , N ₂ O	360	0.16	40

【0041】

以上説明したように、この実施の形態によれば、プラズマ CVD 工程の反応温度を 400℃ 以上に設定することにより、表面における窒素の含有率が 0.1atm% 以下の酸化シリコン系の膜を形成し、この上に化学増幅型フォトリソを形成してレジストパターンを形成する。

これにより、化学増幅型レジストのパターン形成時におけるレジストー基板界面におけるパターン形状の悪化を防止し、微細で高精度なレジストパターンを形成することができる。また、これにより微細で高精度な絶縁膜あるいは導電膜のパターンを形成することができる。さらに、そのような微細パターンを有する半導体装置などを製造することができる。

【0042】

実施の形態 3.

(実施例 9～14、比較例 8～10)

以下、図 1 および表 3 を用いて、本発明の実施の形態 3 における実施例 9～14 について、比較例 8～10 と比較して説明する。

図 1 は、本実施の形態の実施例 9～14 および比較例 8～10 における微細パターン形成方法の工程を説明するための図である。また、表 3 は、実施例 9～14 および比較例 8～10 における微細パターン形成方法の条件と結果を示すものである。図 1 については、実施の形態 1 で既に説明したので重複説明は省略する。

【0043】

本実施の形態の実施例 9～14 および比較例 8～10 の微細パターン形成方法は、実施の形態 1 の実施例 1～3 および比較例 1～4 と同じである。ただし、実施例 9～14 においては、酸化シリコン膜製膜後に膜表面を酸素プラズマあるいは N_2O プラズマに晒す工程を挿入することを特徴とする。また、比較例 8～10 ではプラズマに晒す工程が省略される。

【0044】

なお、実施例 9～14 および比較例 8～10 では、図 1 に示す $SiON$ 膜 3 の膜厚は $100nm$ であり、酸化シリコン膜 2 の膜厚は $30nm$ とした。なお、本実施例において使用したプラズマCVD装置は日本ASM社製のEagle-10を用い、RF周波数を $13.56MHz$ 、RF電力を $400W$ 、チャンバー内圧力を $400Pa$ に設定した。

実施例 9～14 および比較例 8～10 においては、酸化シリコン膜の製膜条件および酸化シリコン膜表面の処理条件を表 3 に示すように変化させている。

【0045】

また、酸化シリコン膜表面製膜後の表面処理は、酸化シリコン膜製膜工程で使
用したチャンバー内で行った。より詳しく記述すると、酸化シリコン膜製膜工程が終了した後に、引き続いて導入ガスを酸素または N_2O のみに変更して処理を引き続き 60 秒程度継続した。この際 N_2O または酸素の流量を $1500sccm$ 、チャンバー圧力を $400Pa$ とした。

【0046】

酸化シリコン堆積後にはフォトリソ 1 が塗布される。レジストの塗布工程について詳細に説明すると、まず酸化シリコン膜 2 を形成した基板を、ヘキサメチルジシラザン(HMDS)雰囲気にて $90^{\circ}C$ の加熱状態で 60 秒間暴露する。その後、信越化学工業(株)製ポリノルボルネン系ポジ型化学増幅ArFレジストを $480nm$ の厚さでスピン塗布し、ホットプレート上にて $130^{\circ}C$ で 60 秒間加熱する。

【0047】

次にニコン社製ArFエキシマレーザーステッパ(NSR-S302A)により、図 1 (b) に示すように、パターン露光が実行される。露光装置のNAは 0.6 、 σ は 0.7 であった。その後、ホットプレート上にて $110^{\circ}C$ で 60 秒間加熱し、テトラメチルアン

モニウムヒドロキシド水溶液等の有機アルカリ系水溶液を現像液としてパドル法で現像処理が実行されることにより、図1(c)に示すように、150nm幅のレジストパターン（ラインパターン）1' が形成される。

【0048】

このようにして得られたレジストパターン1' を走査型電子線顕微鏡（日立製作所製 S-5000）で観察し、レジストパターンの裾引き量を図2の定義を用いて定量した。結果を表3に示す。 O_2 および N_2O 等の酸化性ガスのプラズマ雰囲気にとさらすことにより酸化シリコン膜表面の窒素含有量を減少させ、かつ、レジストの裾引きを小さくすることができた。レジストの裾引きの減少によりパターン制御性のさらなる向上が達成された。

【0049】

本実施例ではパターン露光にArFエキシマレーザ縮小露光を用いたが、他の方法を用いても良い。例えば、電子線露光、KrFエキシマレーザ密着露光あるいは縮小投影露光、 F_2 エキシマレーザ密着露光あるいは縮小投影露光、遠紫外線を光源とするステップアンドスキャン反射型縮小投影露光または軟X線等を用いることができる。また、NAおよび σ もこれに限るものではない。また、露光するパターンはラインパターンのみに限らず、ホールパターン、ドットパターン等でもよい。

【0050】

また、上記実施例においては、レジスト膜塗布直前にウェーハをHMDS雰囲気暴露し、密着層を形成している。レジスト膜と下地との密着が十分な場合には、この密着層形成は省略してもよい。

また、上記実施例においては酸化シリコン膜の直下に酸化窒化シリコン膜が堆積されているが窒化シリコン膜でもよい。また、この層は必ずしも必要ではない。

【0051】

また、本実施例においては酸化シリコン膜の形成に平行平板型プラズマCVD装置を用いたが、ECRプラズマCVD装置またはバイアスECRプラズマCVD装置を用いてもよい。

また、本実施例においては酸化シリコン膜の表面処理に平行平板型プラズマCVD装置を用いたが、ECRプラズマエッチング装置またはアッシャー装置を用いてもよい。

また、本実施例においては、酸化シリコン膜の表面処理に N_2O および O_2 を用いたが、 CO 、 NO 等の酸化性のガスであれば何でもよい。

また、本実施例においては原材料ガスとしてシランを用いたが、例えば Si_2H_6 、 $SiH_3(CH_3)$ 、 $SiH_2(CH_3)_2$ 、 $SiCl_2H_2$ 、 $SiCl_4$ などのシラン系のガスであれば何でもよい。

その他、種々の変更、改良、組み合わせ等が可能なことは当業者に自明である。

【0052】

【表3】

	酸化シリコン膜 堆積方法	原材料ガス	反応温度 ($^{\circ}C$)	酸化シリコン 膜表面処理	酸化シリコン 膜表面の窒素 含有量 (atm%)	レジスト パターン 掘引き量 (nm)
実施例 9	熱CVD	SiH_4Cl_2 , N_2O	800	N_2O プラズマ	0.06	12
実施例 10	熱CVD	SiH_2Cl_2 , N_2O	800	O_2 プラズマ	0.08	14
比較例 8	熱CVD	SiH_2Cl_2 , N_2O	800	なし	0.15	22
実施例 11	プラズマCVD	SiH_4 , N_2O	300	N_2O プラズマ	0.05	18
実施例 12	プラズマCVD	SiH_4 , N_2O	300	O_2 プラズマ	0.09	20
比較例 9	プラズマCVD	SiH_4 , N_2O	300	なし	0.25	50
実施例 13	プラズマCVD	SiH_4 , N_2O	500	N_2O プラズマ	0.01	8
実施例 14	プラズマCVD	SiH_4 , N_2O	500	O_2 プラズマ	0.03	10
比較例 10	プラズマCVD	SiH_4 , N_2O	500	なし	0.07	18

【0053】

以上説明したように、この実施の形態によれば、表面における窒素の含有率が

0.1atm%以下の酸化シリコン系の膜を形成し、酸化シリコン系の膜を製膜後に膜表面を酸素や N_2O 等の酸化性ガスのプラズマ雰囲気中に晒すことにより酸化シリコン表面の窒素含有量を減少させ、この上に化学増幅型フォトリソレジストを塗布してレジストパターンを形成する。

これにより、化学増幅型レジストのパターン形成時におけるレジスト-基板界面におけるパターン形状の悪化を防止し、微細で高精度なレジストパターンを形成することができる。また、これにより微細で高精度な絶縁膜あるいは導電膜のパターンを形成することができる。さらに、そのような微細パターンを有する半導体装置などを製造することができる。

【0054】

【発明の効果】

この発明は以上説明したように構成されているので、以下に示すような効果を奏する。

本発明の微細パターンの形成方法によれば、下地基板上に、直接またはその他の層を介して、酸化シリコン系の膜を製膜する工程と、前記の膜の上に化学増幅型フォトリソレジストを形成する工程と、前記化学増幅型フォトリソレジストに露光を行い、マスクパターンを転写する工程を有し、前記酸化シリコン系の膜表面に含まれる窒素の含有率を0.1atm%以下にするので、リソグラフィ工程において高精度な微細パターンを形成することができる。

【0055】

また、前記酸化シリコン系の膜を堆積する工程においてプラズマCVDを用い、かつ、製膜工程で前記基板が配置される部分の温度を400℃以上に設定して実行されることにより、酸化シリコン膜中および膜表面の窒素の含有量を小さくすることができる。

これにより、レジストパターン形状の悪化を防止し、微細で高精度なパターンを形成することができる。

【0056】

また、前記酸化シリコン系の膜を堆積する工程の後に酸化シリコン表面を酸素または N_2O 等の酸化性ガスのプラズマ雰囲気中に晒す工程を挿入することにより、

酸化シリコン膜表面の窒素の含有量を小さくすることができる。

これにより、レジストパターン形状の悪化を防止し、微細で高精度なパターンを形成することができる。

【 0 0 5 7 】

また、微細で高精度な絶縁膜あるいは導電膜のパターンを形成することができ、さらにそのような微細パターンを有する半導体装置などを製造することができる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1（実施例 1～3、比較例 1～4）および実施の形態 3（実施例 9～14、比較例 5～7）における微細パターン形成工程を示す断面図である。

【図 2】 レジストパターンの裾引き量についての定義を示す図である。

【図 3】 本発明の実施の形態 1（実施例 1～3、比較例 1～4）および実施の形態 2（実施例 4～8、比較例 5～7）におけるパターニングされた 150nm 幅のレジストパターンの断面形状の差異を説明するための図である。

【図 4】 本発明の実施の形態 2（実施例 4～8、比較例 5～7）の微細パターン形成工程を示す断面図である。

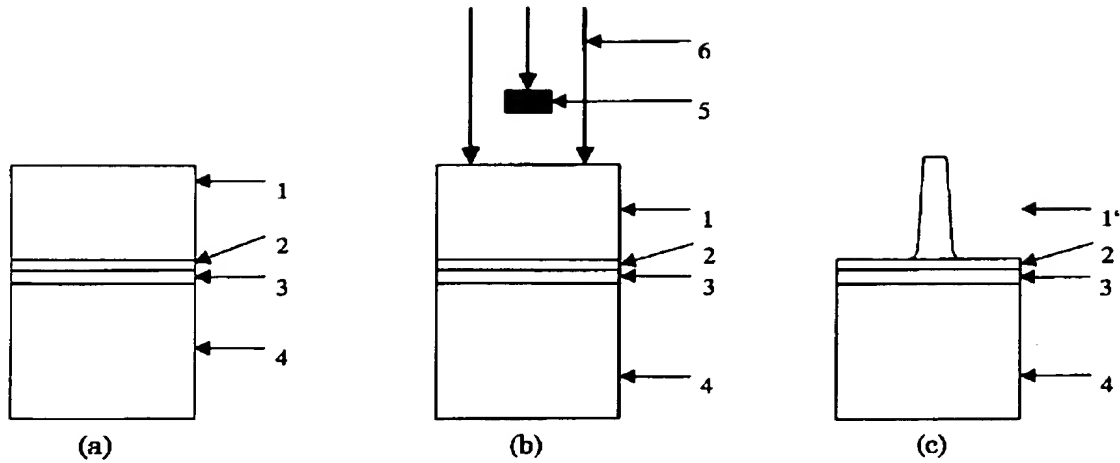
【符号の説明】

- 1 … フォトリソグ
- 1' … フォトリソグパターン
- 2 … 酸化シリコン膜
- 3 … SiON 膜
- 4 … シリコン基板
- 5 … マスク
- 6 … 露光光
- 7 … BPSG 膜

【書類名】

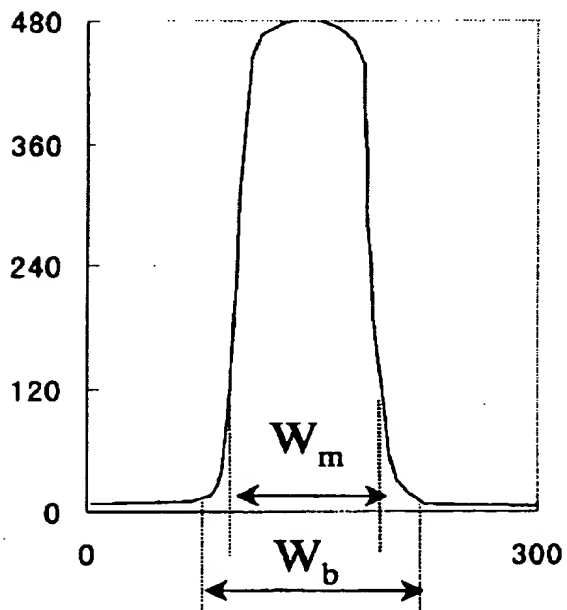
図面

【図 1】



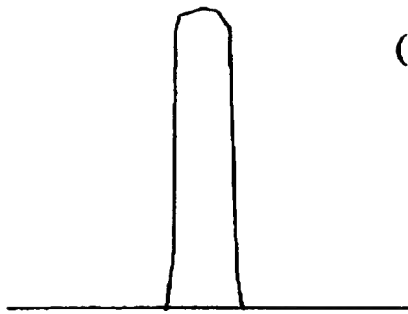
【図 2】

裾引き量の定義

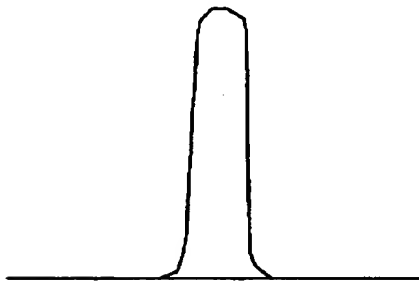


裾引き量 = $W_b - W_m$
(150nm L/S)

【図 3】

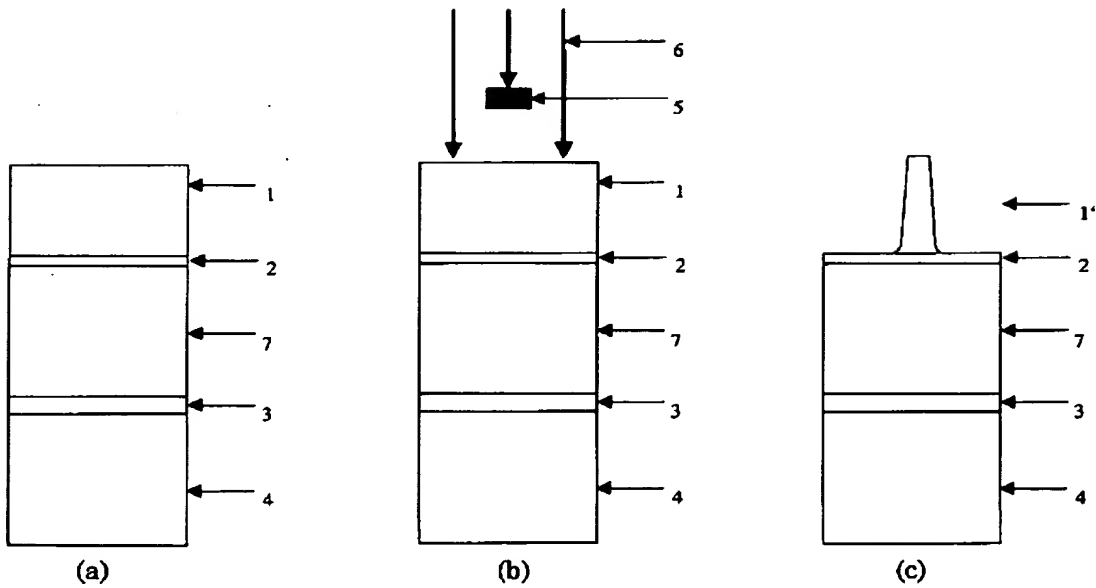


(a) 実施例 1～8 の場合



(b) 比較例 1～7 の場合

【図 4】



【書類名】 要約書

【要約】

【課題】 化学増幅型レジストパターンを形成する際のレジストー基板界面におけるレジストパターンの裾引きを抑制する。

【解決手段】 下地基板上に、直接またはその他の層を介して、酸化シリコン系の膜を製膜する工程と、前記の膜の上にフォトレジストを形成する工程と、前記フォトレジストに露光を行い、マスクパターンを転写する工程を有する。酸化シリコン系膜の製膜工程においては、前記酸化シリコン系の膜の表面に含まれる窒素の含有率が0.1atm%以下になるように製膜を行う。

【選択図】 図3

出 願 人 履 歴 情 報

識別番号 (597114926)

1. 変更年月日	1997年 8月12日
[変更理由]	新規登録
住 所	神奈川県横浜市戸塚区吉田町292番地
氏 名	株式会社半導体先端テクノロジーズ

出 願 人 履 歴 情 報

識別番号 [000227973]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都多摩市永山6丁目23番1
氏 名	日本エー・エス・エム株式会社